

PCI Express

— масштабируемая производительность ввода/вывода следующего десятилетия

В начале июня (согласно заявлению, сделанному на “Форуме Intel для разработчиков”, прошедшем в феврале 2003 г.) было объявлено об открытии лаборатории по обеспечению совместимости и взаимодействия компонентов и платформ на основе архитектуры PCI Express. Массовое появление на рынке продуктов на основе новой архитектуры системной шины планируется на осень с.г. В преддверии этого события – с кратким обзором наш обозреватель.

Введение

PCI или Peripheral Component Interconnect – параллельная архитектура системной шины, разработанная в 1992 г., использование которой преобладает в существующих серверных/PC платформах.

Первый стандарт PCI-66 с тактовой частотой 66 МГц, запущенный в производство в 1992 г., к настоящему времени претерпел несколько модификаций: PCI-133, PCI-266 и, наконец, PCI-533 (или PCI-X 2.0), объявленная весной с.г. Эта последняя реализация представляет расширение обычного PCI стандарта до скорости 4,3 Гбайт/с, что в 32 раза быстрее первой версии PCI. Шина PCI-X 2.0 полностью повторяет и совместима по архитектуре, протоколам, сигналам и соединениям с параллельным PCI стандартом, что дает возможность подключения сотен устройств, проданных к настоящему моменту. Полная проверка на работоспособность и совместимость PCI-X 2.0 намечена на август нынешнего года.

Однако дальнейшее развитие параллельной организации шины, по мнению многих экспертов, как по электрическим параметрам, так и предлагаемой функциональности исчерпало себя. Так, в связи с увеличением про-

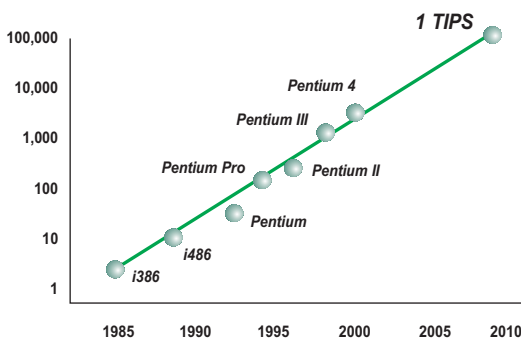


Рис. 1. Эволюция изменения производительности CPU во времени.

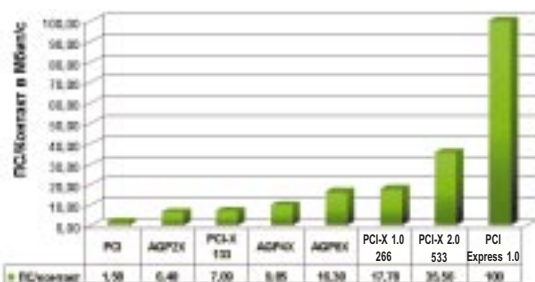


Рис. 2. Эволюция системных интерфейсов по производительности.

изводительности CPU и сетевых интерфейсов (Gigabit Ethernet), требования к пропускной способности ввода/вывода вырастут в ближайшее десятилетие (рис. 1) более чем в 50 раз.

Продвижением и развитием PCI интерфейса (интерфейсы: PCI-X, PCI Conventional и PCI Express) занимается т.н. организация PCI-SIG.

PCI-SIG (Special Interest Group, <http://www.pcisig.com>) – группа представителей ведущих компаний, которая признает и управляет PCI спецификациями как открытыми промышленными стандартами. PCI-SIG определяет и осуществляет новые спецификации промышленных стандартов ввода/вывода, в соответствии с развитием потребностей ввода/вывода промышленности. PCI-SIG была сформирована в 1992 г. и является некоммерческой организацией, официально названа “PCI-SIG” в 2000 г. В настоящее время более чем 860 ведущих в отрасли компаний – активные члены PCI-SIG, среди них представители таких компаний – лидеров IT индустрии – как: Adaptec, AMD, HP, IBM, Intel, Microsoft, Phoenix Technologies, ServerWorks and Texas Instruments.

Летом 2002 г. были обнародованы и утверждены спецификации нового, пол-

ностью последовательного стандарта системного интерфейса – PCI Express, который, по прогнозам, должен удовлетворить потребности отрасли на последующие 10 лет.

PCI Express – с тактовой частотой 2,5 ГГц, что соответствует скорости передачи 8 Гбайт/с (рис. 2) для 32 контактного разъема – появится на рынке на несколько месяцев позже версии PCI-X 2.0 шины. Общая пропускная способность шины PCI Express следующих реализаций (2-е поколение – 2006 г.) будет достигать 16 Гбайт/с (32 контакта) и выше (рис. 3).

В общей иерархии развития системной шины PCI Express относится к третьему поколению, начиная с ISA к PCI и PCI Express.

Шина PCI Express полностью совместима по программному обеспечению с предыдущим поколением PCI-X шин и будет сосуществовать с ними в соответствии с потребностями рынка.

Архитектура шины PCI Express разработана с целью возможности подключения и работы всего множества существующих сегодня интерфейсов ввода/вывода, поддерживающих соответствующие типы устройств. Так, хотя PCI Express (в версии 1.0) и предлагает удвоенную полосу пропускания

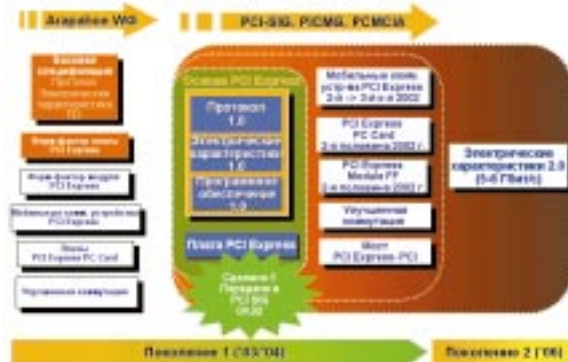


Рис. 3. Схема развития спецификаций PCI Express.

для графических устройств в сравнении с интерфейсом AGP8X, однако ее архитектура не ставит целью заменить AGP8X до тех пор, пока он будет востребован рынком.

Точно так же PCI Express будет поддерживать Serial ATA, 1394b, USB 2.0, InfiniBand архитектуру и Gigabit Ethernet.

С точки зрения развития систем хранения PCI Express – большой шаг вперед, прежде всего за счет значительного повышения производительности систем хранения, создаваемых непосредственно на базе серверных платформ, вследствие: 1) выравнивания их пропускной способности с производительностью центральных процессоров; 2) отделения их, в ряде приложений, от центральной обрабатывающей подсистемы; 3) возможности поддерживать и гарантировать многократное увеличение производительности систем хранения.

С обшей точки зрения PCI Express – это погружение принципов, активно развиваемых в последние три года, для построения систем хранения (в рамках SAN технологии) непосредственно на аппаратный уровень сервера. Это, во-первых, переход на последовательный интерфейс, позволивший значительно расширить границы пропускной способности ввода/вывода (аналогично FC), а также установить коммутатор на материнской плате между обрабатывающей частью сервера/PC и устройствами ввода-вывода, что в совокупности с первым фактором позволило унифицировать их подключение с точки зрения типа интерфейса и его масштабирования по производительности.

Помимо этого, удалось значительно улучшить ряд технологических и конструктивных показателей.

Современные требования к компьютерным платформам

В течение 10-летнего срока эксплуатации PCI шины проводились неоднократные ее расширения с целью увеличения пропускной способности устройств ввода/вывода, что привело к платформе PC/сервера, поддерживающей разнообразные специализированные (для соответствующих применений и приложений) шины, параллельно существующие с PCI слотами расширения ввода/вывода (рис. 4).

Системная шина процессора продолжает масштабироваться: и по частоте, и по напряжению. Эти изменения продолжатся в обозримом будущем. Полоса пропускания с оперативной памятью также будет увеличиваться, чтобы сохранить согласованность с увеличивающейся производительностью процессора (см. рис. 1). Как показано на рис. 4, чипсет обычно разделяется на мост (hub) памяти и мост ввода/вывода, чтобы отделить последний (более консервативный по скорости интерфейсов) от более частых изменений шины памяти с каждым поколением процессора. Соответственно одна из главных функций набора чипсетов, поддерживающих архитектуру PCI Express – отделить частые изменения шины CPU-OP от более устойчивой шины ввода/вывода, т.е.

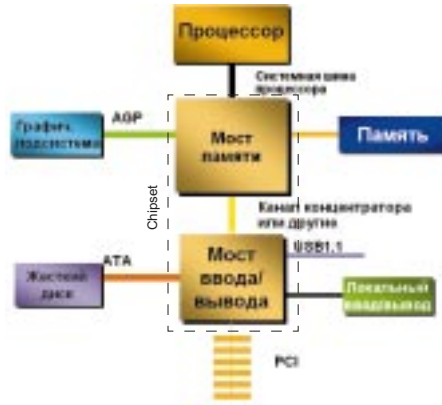


Рис. 4. Современная архитектура серверной/PC платформы.

сделать ее в данном случае более модульной.

Другим фактором, заставляющим искать новые реализации системной шины, является то, что, как показали исследования, многоточечная (multi-drop), параллельная организация шины практически близка к ее физическим пределам пропускной способности: как за счет увеличения частоты, так и снижения напряжения. К этому накладываются ограничения, связанные с синхронизацией и искажением формы сигнала. Все попытки снятия этих ограничений в рамках старой архитектуры давали резкое увеличение стоимости при незначительном выигрыше.

Также первоначальная спецификация PCI шины не была ориентирована на ее широкое использование с учетом различных применений, какое она имеет сегодня, например, в мо-

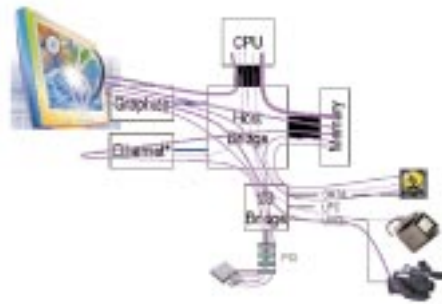


Рис. 5. Множественные параллельные потоки данных – характерная черта современных платформ.

бильных компьютерах, серверах, различных видах коммуникационного оборудования и др.

Современные приложения более требовательны к аппаратным средствам платформ, особенно к подсистемам ввода/вывода. Так, например, потоковые данные из различных видео- и аудио источников – теперь банальность на настольных и мобильных машинах, и нет никакой базовой поддержки при передачах времязависимых данных в спецификациях PCI 2.2 или PCI-X шин. Приложения типа видео по запросу и распространению аудио также накладывают ограничения в реальном масштабе времени на серверы. Многие приложения связи и системы управления на основе PC также обрабатывают данные в реальном масштабе времени. Сегодняшние платформы типа настольных PC (рис. 5) также должны иметь дело с множественными параллельными потоками с постоянно увеличивающимися скоро-

стями передачи данных. В настоящих условиях больше недопустима передача всех передач данных как равных. Например, обработка потоковых данных должна иметь высший приоритет, передача с задержкой теряет всякий смысл. Данные должны быть “отмечены” так, чтобы система ввода/вывода могла распределить по приоритетам ее поток по всей платформе.

Суммируя требования, предъявляемые к третьему поколению локальных шин ввода/вывода можно выделить следующие:

- поддержка множества секторов рынка и появляющихся новых приложений с их требованиями за счет объединения архитектуры ввода/вывода для настольных и мобильных компьютеров, серверов, коммуникационных платформ, рабочих станций и внешних устройств;
- низкая цена при больших возможностях – стоимость в пределах или ниже PCI структуры на системном уровне;
- PCI совместимость на программном уровне – использование существующих основных операционных систем без изменений, а также PCI совместимых конфигураций и интерфейсов драйверов устройств;
- масштабируемая производительность за счет частоты и изменения количества проводников интерфейса при высокой пропускной способности на контакт и низких накладных затратах и задержках;
- поддержка множества типов соединений для платформы – chip-to-chip, board-to-board через соединитель, docking station и возможность новых типоразмеров;
- дополнительные расширенные возможности – понимание различных типов данных; управление питанием и качеством обслуживания (Quality Of Service); поддержка горячей замены и автоматического определения устройств; управление целостностью данных и обработкой ошибок; расширяемость; наличие основных механизмов для реализации приложений типа коммуникационных и захвата изображений.

Особенности архитектуры PCI Express

Архитектура PCI Express представляется 4 уровнями (рис. 6). Совместимость с PCI адресной моделью (архитектура загрузки памяти с областью прямой адресации) поддерживается так, чтобы гарантировать работоспособность всех существующих прило-



Рис. 6. Архитектура PCI Express представляется 4 уровнями.

жений и драйверов. PCI Express конфигурации используют стандартные механизмы, как определено в PCI Plug-and-Play спецификации.

Взаимодействие уровней определяется следующей последовательностью. Программные уровни генерируют запросы на чтение и запись, которые передаются уровнем транзакций на устройства ввода/вывода, используя пакетный, разделяемый транзакциями, протокол. Уровень связи добавляет пакетный номер последовательности и CRC к этим пакетам для создания надежного механизма передачи данных. Базовый физический уровень состоит из двойного симплексного канала, который реализован как передающая пара и принимающая пара. Начальная скорость 2,5 Гбит/с/дорожка/направление обеспечивает канал связи – 200 МВ/с (близкий к удвоенной скорости классической PCI шины).

Физический уровень

Физическая PCI Express связь состоит из двух низковольтных дифференцированно управляемых пар сигналов: передающей пары (transmit pair) и принимающей пары (receive pair), как показано на рис. 6. Используется 8b/10b схема кодирования для



Рис. 6. PCI Express связь использует передающую и принимающую сигнал пары.

достижения очень высоких скоростей передачи данных. Начальную частоту – 2,5 Гбит/с/дорожка/направление можно увеличить (на основе кремниевых технологий) до 10 Гбит/с/дорожка/направление (теоретиче-

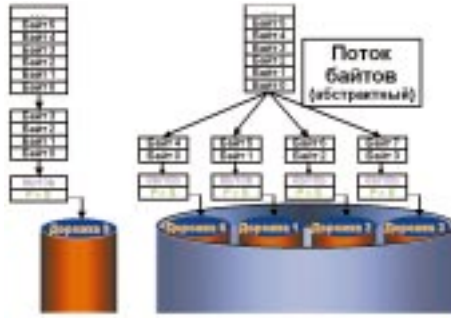


Рис. 7. Последовательный интерфейс PCI Express легко позволяет масштабировать пропускную способность за счет распараллеливания потока данных по необходимому числу проводников.

ский максимум для сигналов в медных проводниках). Физический уровень транспортирует пакеты между уровнями связи двух PCI Express агентов.

Полоса пропускания PCI Express соединения может линейно масштабироваться добавлением сигнальных пар, чтобы формировать множественные маршруты. Физический уровень поддерживает x1, x2, x4, x8, x12, x16 и x32 ширину маршрутов и разбирает байты данных, как показано на рис. 7. Каждый байт передается с 8b/10b кодированием по маршруту(ам). Эта разборка данных и повторная сборка прозрачны для других уровней.

В течение инициализации каждая PCI Express связь (по ширине маршрута и частоте операции в каждый конец соединения) устанавливается после “переговоров” этих двух агентов. При этом никакое встроенное программное обеспечение или программное обеспечение операционной системы не используются.

Архитектура PCI Express способна использовать будущие расширения по производительности через увеличение скорости и расши-

ренные методы кодирования. Будущие скорости, методы кодирования или носители будут влиять только на физический уровень.

Уровень связи

Первичная роль уровня связи должна гарантировать надежную доставку пакета через PCI Express соединение. Уровень связи ответствен за целостность данных и добавляет пакетный номер последовательности и CRC к транзакционному уровню пакета, как показано на рис. 8.

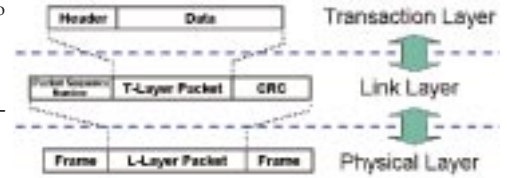


Рис. 8. Уровень связи добавляет к пакетам данные для их “сборки”.

Уровень транзакций

Уровень транзакций в максимальной степени сохраняет PCI архитектуру и устраняет ее основные ограничения за счет того, что он:

- основан на архитектуре Load Store Architecture (архитектура поддержания нагрузки);
- имеет общее плоское 32/64-разрядное адресное пространство (т.е. модель адресации PCI);
- поддерживает пакетный протокол с разбиением транзакций;
- управляет потоком с использованием разрешения на передачу пакета;
- имеет “аналогичные PCI-X” правила заголовка изготовитель-потребитель;
- имеет нежесткое упорядочивание и поддержку отсутствия наблюдения (snooping);

- наличия сквозной проверки CRC на уровне транзакций.

Канальный уровень

Канальный уровень отличается тем, что любую обнаруженную ошибку можно исправить благодаря:

- генерации и обнаружению 32-разрядного CRC;
- повторению на канальном уровне при возникновении ошибки;
- обнаружению потери пакетов с помощью порядковых номеров.

Особенности применений PCI Express

PCI Express основывается на последних усовершенствованиях высокоскоростной, с низким числом контактов, двухточечной (point-to-point) технологии, используемой для передачи данных.

PCI Express – многоточечная, параллельная шинная топология – содержит host bridge (главный мост) и несколько оконечных точек (устройства ввода/вывода), как показано

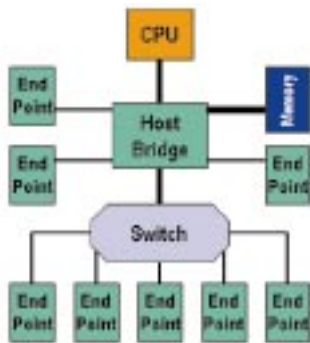


Рис. 9. Коммутатор добавляется к системной топологии PCI Express.

на рис. 9. Множественные двухточечные связи используют новый элемент – коммутатор (switch) – в топологии системы ввода/вывода. Коммутатор заменяет многоточечную шину и используется для обеспечения коэффициента разветвления по выходу для шины ввода/вывода. Коммутатор позволяет поддерживать одноранговую (peer-to-peer) связь между различными оконечными точками, и этот трафик (если он не использует кэш-связанные передачи) может не направляться через host bridge. Коммутатор показан как отдельный логический элемент, но он может быть интегрирован и в host bridge.

Пример desktop и mobile платформ на базе PCI Express.

На рис. 10, 11 показан пример организации настольного ПК с использованием шины PCI Express. Множество параллельных шин современных платформ здесь заменяются PCI Express соединениями с одним или несколькими проводниками. При этом разъем x16 используется для следующего поколения графики со скоростью 4 Гбайт/с на направление, а разъем x1 – для GbE, 1394 и др. со скоростью 250 Мбайт/с на направление.

Среди новых потребительских свойств – асинхронная поддержка медиапотоков, более низкая стоимость, большее многообразие формфакторов, более низкое энергопотребление.

Пример серверной платформы на базе PCI Express.

Серверные платформы требуют более высокой производительности ввода/вывода и связности, включая широкополосные соединения PCI Express к PCI-X слотам, а также выход на Gigabit Ethernet и InfiniBand коммутатор. Наличие соответствующих

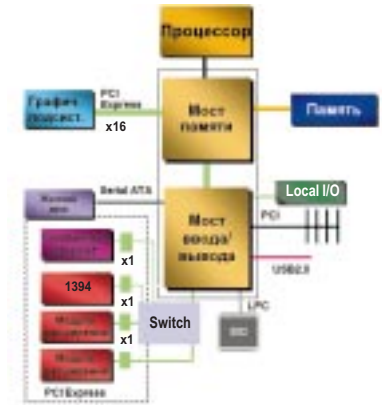


Рис. 10. Пример платформы настольного ПК на базе PCI Express.



Рис. 11. Пример mobile платформы на базе PCI Express.

мостов обеспечивает переход от параллельных шин к высокоскоростным последовательным внутренним соединениям (рис. 12). Среди преимуществ такой платформы можно выделить:

- повышенную надежность, доступность, простоту обслуживания за счет:

Intel расширяет свою долю на рынке HPC

Май 2003 г. – Как сообщается в распространенном пресс-релизе, компании Intel удалось значительно укрепить свои позиции на рынке высокопроизводительных вычислений (HPC – High Performance Computing). Системы на основе процессоров Intel используются в более чем 200 суперкомпьютерах во всем мире, а число суперкомпьютеров на базе процессоров Intel в рейтинге Top500 за три последних года увеличилось с 3 до 56, причем 33 из них впервые появились в списке Top500 в ноябре 2002 г. (рейтинг суперкомпьютеров Top500 составляется два раза в год – в ноябре и июне – исследователями из Манхеймского университета в Германии и специалистами из Университета Теннесси по результатам теста Linpack – стандартной проверки производительности на задачах линейной алгебры, – прим.ред.).

Столь стремительному продвижению HPC-решений способствует широкое распространение семейств высокопроизводительных процессоров Intel® Xeon™ и Intel® Itanium®. Учитывая значительные возможности для экономии средств, которые дает кластеризация (использование объединенных в сеть серверов или рабочих станций как единой вычислительной системы для решения масштабных задач), аналитическая компания Aberdeen Group предсказывает, что кластерные системы на базе процессоров Intel уже в ближайшие три года займут как минимум 80% рынка высокопроизводительных вычислительных систем.

В прошлом основой HPC-решений были исключительно дорогие суперкомпьютеры, которые строились на единой платформе от одного поставщика. Доступ к таким системам был ограничен, и в результате они практически не применялись за пределами специализированных суперкомпьютерных центров. В 90-е годы появились высокопроизводительные RISC-решения, которые превзошли суперкомпьютеры по показателю цена/производительность, но и они строились на базе фирменных компонентов от одного поставщика и отличались высокой стоимостью.

К середине 90-х производительность процессоров Intel достигла уровня, необходимого для построения суперкомпьютеров. В 1997 году на базе процессора Intel® Pentium® Pro был создан первый в мире суперкомпьютер производительностью более одного терафлопа, предназначенный для исследований в области ядерной энергии, которые проводились в лаборатории Sandia (США).

Популярность HPC-технологий Intel объясняется несколькими ключевыми факторами. Во-первых, в течение примерно двух последних лет на базе архитектуры Intel были разработаны системы, которые основаны на отраслевых стандартах и превосходят по производительности разрабатываемые на заказ и несовместимые между собой фирменные системы, при этом стоимость систем на платформе Intel постоянно снижается, обеспечивая исследовательским организациям существенную экономию. Во-вторых, сегодня заказчики из научно-исследовательской среды все чаще прибегают к услугам сторонних компаний, располагающих собственными системами средств визуализации, которые состоят из большого количества малых серверов. При таком “разделении труда” платформа Intel, неоспоримыми достоинствами которой являются большие объемы производства, высокая производи-

- сквозной защиты 32-разрядным CRC и повтор на канальном уровне;
- богатого набора средств протоколирования ошибок и сообщения о них;
- совместимости с PCI PM и ПО SHPC;
- повышенную производительность и масштабируемость за счет:
 - уменьшения времени отклика системы и увеличения пропускной способности;
 - улучшения возможностей подключения и развертывания.

Пример коммуникационной платформы на базе PCI Express.



Рис. 12. Пример серверной платформы на базе PCI Express.

тельность, низкая себестоимость и возможность использовать любое программное обеспечение, становится особенно эффективна. В-третьих, современные научно-исследовательские центры, как правило, используют несколько операционных систем, и в этом отношении платформа Intel обладает наибольшей гибкостью. Наконец, в-четвертых, принесли плоды многолетние усилия корпорации, направленные на то, чтобы “подружить” с платформой Intel традиционные программные пакеты в области CAD/SAM и НИОКР.

Еще важнее то, что экономические параметры масштабируемых платформ на базе процессоров Intel позволили расширить область применения высокопроизводительных систем, выведя ее за рамки суперкомпьютерных центров и сделав такие системы доступными широкому кругу пользователей в различных отраслях, а также тысячам небольших научных-исследовательских и академических организаций. Решения на базе процессоров Intel продолжают быстро набирать популярность благодаря великолепному соотношению цена/производительность и масштабируемости, возможности использования разработок с открытым исходным кодом и компонентов различных поставщиков.

“Закон Мура вывел вычислительные платформы на базе архитектуры Intel на передний край прогресса в области научно-технических систем и систем для бизнеса. Эти платформы, разработанные на базе недорогих процессоров Intel и массовых сетевых технологий, в корне изменили подход к построению вычислительных сетей и высоко-

сетевая коммуникационная платформа на основе PCI Express может использовать множество коммутаторов для увеличения связности и качества обслуживания (Quality of Service – QoS) для дифференцирования различных типов трафиков. Дополнительное преимущество то, что множество PCI Express связей могут быть реализованы как модульная система ввода/вывода (рис. 13).

Помимо этого, платформа имеет улучшенные базовые элементы коммутации и передачи сообщений и позволяет разрабатывать сложные протоколы верхних уровней.

Заключение

PCI Express – это архитектура PCI следующего поколения, обеспечивающая потребности рынка на ближайшие 10 лет:

- снимает ограничения PCI и обеспечивает нужные расширения;
- обеспечивает плавный переход к будущим технологиям;

производительных компьютеров, – отметил Том Гиббс (Tom Gibbs), директор корпорации Intel по промышленным решениям. – Технологии Intel, сочетающие эффективное масштабирование производительности с доступной ценой, помогают реализовать общемировые проекты вычислительных сетей для ускорения научных исследований и новаторских разработок в биологии, биоинформатике, прогнозировании погоды, моделировании финансовых процессов и энергетике”.

Известны многочисленные примеры использования HPC-технологий Intel различными исследовательскими организациями, в числе которых такие гранды научной мысли, как Национальный центр по применению суперкомпьютеров (NCSA), Центр теоретических исследований Корнельского университета, а также CERN – Европейский центр ядерных исследований в Женеве (все эти организации внедряют системы на базе процессоров Intel Itanium 2). Например, в CERN с помощью HPC-решений на базе технологий Intel намерены заняться изучением процессов столкновения элементарных частиц в “Большом адронном коллайдере” – 30-километровом кольце-полигоне для высокоскоростных пучков элементарных частиц. Четыре гигантских детектора, регистрирующих триллионы элементарных столкновений частиц в коллайдере, будут ежегодно накапливать более десяти миллионов гигабайт данных в течение десятка лет, что даст тысячам специалистов по физике высоких энергий всего мира ключ к познанию природы самой материи и сил, действующих во Вселенной. Около десяти тысяч

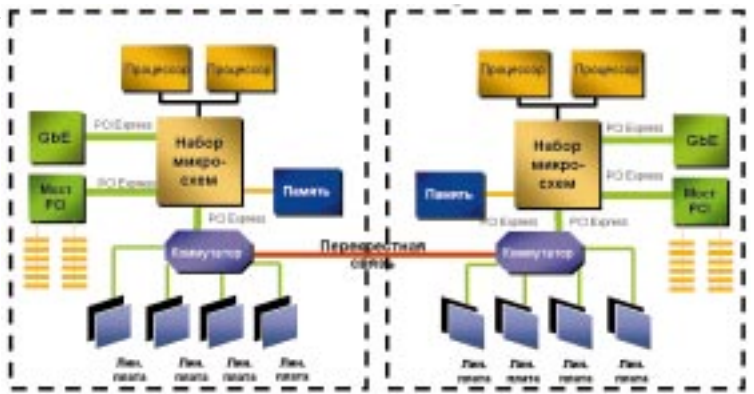


Рис. 13. Пример сетевой коммуникационной платформы на базе PCI Express.

- обеспечивает архитектурную основу стабильности/ масштабируемости/ расширяемости;
- имеет архитектурные особенности для применения в различных секторах рынка;
- позволяет без изменений использовать существующую инфраструктуру систем и программного обеспечения.

Дополнительная информация: **The Intel Developer Network for PCI Express Architecture** (Member site, Solutions Catalog, Press Releases) – www.express-lane.org; **PC-SIG** (Specifications, Compliance & Interoperability) – www.pcisig.com; **PCMCLA (NEWCARD)** – www.pcmcia.org; **PICMG (AdvancedTCA; PICMG 3.4 for PCI Express platform)** – www.picmg.org.

ученых в сотнях университетов мира смогут объединяться в виртуальные сообщества для “просеивания” данных в поисках редчайших элементарных частиц. Задачу точной идентификации произошедшего в коллайдере столкновения частиц, сопровождающегося рождением хиггсовского бозона, можно сравнить с нахождением среди всех жителей земного шара одного индивидуума с последующим выявлением в его ДНК одной уникальной генетической мутации.

Каково должно быть быстродействие системы, решающей подобные задачи? Скажем, проект Американского физического общества TeraGrid, объединяющий компьютеры из научно-исследовательских учреждений, в состав которых входит 3300 процессоров Intel Itanium, предусматривает скорость, равную 13,6 триллиона вычислений в секунду (терафлоп), и возможность оперировать 450 триллионами бит информации. Подобная производительность нужна, чтобы решать задачи молекулярного моделирования для выявления заболеваний, разработки лекарств, детальной симуляции столкновений автомашин, поиска новых источников энергии и моделирования климатических процессов для более точного предсказания погоды.

Вот несколько свежих примеров применения технологий Intel в HPC-решениях.

20 марта 2003 г. Токийский университет объявил, что департамент изучения землетрясений получил 108-процессорную систему SGI Altix для своих исследований. Это первая столь большая система на базе процессора Intel Itanium 2 и операционной системы Linux.

В начале апреля корпорация Intel объявила о сотрудничестве с Институтом научной и технологической информации Южной Кореи по созданию двух высокопроизводительных кластеров на базе процессоров Intel. Первый будет содержать 512 процессоров Intel Xeon и станет самым мощным корейским компьютером, способным работать с производительностью 2,4 терафлопа. Второй проект объединит более 100 тыс. ПК на базе процессоров Intel в сеть "peer-to-peer".

10 апреля было объявлено, что Королевский технологический институт в Швеции приступил к развертыванию кластера на базе 180 процессоров Intel Itanium 2. Шведские эксперты говорят, что выбрали архитектуру Intel Itanium 2, поскольку 64-битные процессоры Intel уверенно становятся основной архитектурой для высокопроизводительных вычислений.

16 апреля 2003 г. было объявлено, что компания SGI заключила контракт на поставку суперкластера SGI Altix 3000 британскому консорциуму COSMOS, который возглавляет известнейший физик-теоретик, специалист по космологии Стивен Хокинг из Кембриджского университета. Инфраструктура консорциума построена на базе процессоров Intel Itanium 2, цель исследований – моделирование истории Вселенной, начиная с первых долей секунд после Большого взрыва и до сегодняшнего дня, т.е. примерно за 14 млрд лет. Сердцем системы Altix 3000 являются 128 процессоров Intel Itanium 2, она станет ядром британской сети космологических исследований.

В тот же день в Центре перспективных компьютерных вычислений в Калифорнийском технологическом институте было установлено еще два сервера на базе процессоров Intel Itanium 2, которые входят в состав кластера с 32 узлами, создающегося в рамках проекта TeraGrid.

И все же один из наиболее впечатляющих проектов разворачивается в Азиатско-Тихоокеанском регионе. В феврале 2003 г. 15 университетов Австралии, Индии, Китая и Сингапура, занимающихся исследованиями в области медицины и генетики, объявили, что они уже используют или планируют использовать новые высокопроизводительные компьютеры на базе процессоров Intel. При этом пять из них выбрали системы на базе процессоров Intel Itanium 2.

Например, баптистский университет в Гонконге собирается заняться тщательным изучением традиционной китайской медицины. Анализ действия трав и их классификация будут вестись с помощью кластера на 64 процессорах Intel Xeon. Кластер в университете Мельбурна содержит 96 процессоров Intel Xeon, а консорциум университетов в австралийском штате Квинсленд решил приобрести два суперкомпьютера SGI Altix 3000 на базе процессоров Intel Itanium 2.

По оценкам компании IDC, в самое ближайшее время в Азиатско-Тихоокеанском регионе в исследовательские работы в области биологических и медицинских наук будет инвестировано около 50 млн долл. – как из государственных, так и из частных источников, а оборот IT-рынка в области биологии

к 2006 году превысит 2,6 млрд долл. с ежегодным ростом в среднем около 46%. Одной из движущих сил этого рынка будет все более широкое применение высокопроизводительных вычислений. Важно, что рынок ориентируется на кластеры с открытой операционной системой Linux.

Во всемирный процесс активизации НРС-рынка все активнее включается и Россия. Недавно компании Arbyte и Kraftway при поддержке корпорации Intel объявили о создании своих Центров компетенции на базе платформы Intel, деятельность которых, в том числе, будет направлена и на построение НРС-систем. А 15 апреля компании Intel и IBM сообщили о том, что компания Paradigm, ведущий поставщик технологий для обработки геолого-геофизических данных и проектирования бурения для нефтегазовой отрасли, модернизировала свой расположенный в Москве центр обработки сейсмических данных, установив серверный кластер IBM из 34 двухпроцессорных серверов на базе процессоров Intel Xeon. Новая система позволит ускорить работу ресурсоемких вычислительных приложений Paradigm за счет применения кластерных технологий на базе ОС Linux. Серверы с архитектурой Intel оснащены уникальными средствами обеспечения автономной работы, разработанными IBM: дополнительными интеллектуальными функциями, обеспечивающими самонастройку, самоуправление и самовосстановление после сбоев. Все это создает беспрецедентный уровень надежности и управляемости при весьма привлекательном соотношении цена/производительность по сравнению с применяемыми для таких задач суперкомпьютерами и мэйнфреймами. Новые возможности проведения более точных расчетов, несомненно, увеличат конкурентоспособность российских нефтяных компаний на мировом рынке.

Криптография, моделирование ядерных взрывов и расчет управляемого термоядерного синтеза, долгосрочный прогноз погоды и предсказания глобальных изменений в атмосфере, вычислительные задачи гидро- и газодинамики, материаловедение, проектирование полупроводниковых приборов, расчет на сверхпроводимость, структурная биология, разработка фармацевтических препаратов, генетика человека, астрономия, построение транспортных систем и расчет эффективности систем сгорания топлива, разведка нефти и газа, вычислительные задачи наук о мировом океане, распознавание и синтез речи, распознавание изображений – эти и многие другие задачи требуют привлечения так называемых НРС-решений (high performance computing solutions, решения в области высокопроизводительных вычислений), рынок которых неуклонно развивается. Аналитическая компания IDC прогнозирует, что в 2006 г. в мире будет продано 85 тыс. НРС-решений, а емкость рынка высокопроизводительных вычислений составит 6,8 млрд долл. (в 2003 г., по прогнозам той же IDC, – 5,3 млрд долл.). Самые высокие показатели роста применения НРС-решений демонстрируют: биология, медицина, вирусология и другие науки "о жизни".